

PRÁCTICA DE SÍNTESIS

EL SUMADOR – RESTADOR EN COMPLEMENTO A DOS

1.- Introducción

Mediante el complemento a dos se simplifica la circuitería necesaria para realizar las operaciones suma y resta de números binarios con signo. El empleo de esta técnica permite realizar estas operaciones empleando un sencillo sumador binario junto con una lógica adicional.

La figura 1 presenta el esquema de un circuito aritmético para números en complemento a 2 de 3 bits, mostrando los componentes principales y sus conexiones.

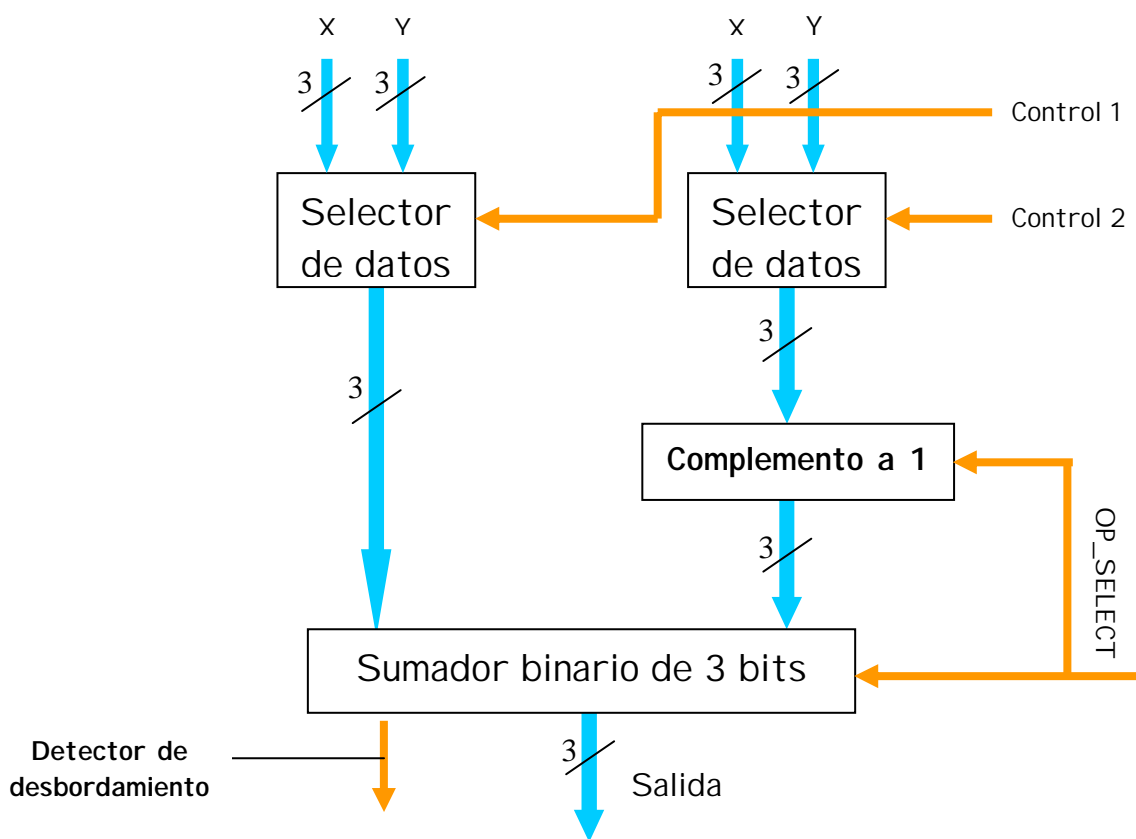


Figura 1. Diagrama de bloques de un circuito para sumar o restar números en complemento a dos.

El sumador en el centro de la unidad está diseñado para números binarios sin signo. Si se activa un complementador (un circuito lógico bastante sencillo) en una de sus entradas de datos, el mismo sumador puede realizar restas, aprovechando el hecho de que la operación $X-Y$ es la suma de X y el complemento a dos de Y . El complementador se controla con una señal externa **OP_SELECT**, que selecciona la operación, suma o resta, que efectúa la unidad aritmética. Dos componentes controlados externamente, llamados selectores de datos (o multiplexores), determinan cuáles serán los operandos que se aplicarán a la entrada derecha y la entrada izquierda del sumador.

Con esta disposición, podemos aplicar X o Y a la entrada de la izquierda del sumador, y X, Y, -X o -Y a la entrada de la derecha del sumador, lo que permitiría calcular las siguientes operaciones aritméticas:

$$\begin{aligned} & X+Y \\ & X-Y \\ & Y-X \\ & 2X \text{ (ó } X+X) \\ & 2Y \text{ (ó } Y+Y) \end{aligned}$$

Las otras 3 operaciones que podría realizarse con el resto de las combinaciones de las 3 señales de control son obvias o redundantes y no se tomarán en cuenta (estas son: $Y+X = X+Y$, $X-X=0$, $Y-Y=0$).

Este sumador-restador es mucho más sencillo que un sumador-restador similar para números codificados mediante magnitud-signo, ya que se necesitarían sumadores y restadores separados, además de circuitos para comparar la magnitud de los operandos de entrada.

El objetivo de la presente práctica es diseñar, simular e implementar un circuito capaz de realizar las operaciones anteriormente expresadas, donde X e Y son números en complemento a 2.

2.- Pasos a seguir

- a. En primer lugar diseñar el sumador de números de 3 bits sin signo. Se recomienda el diseño modular, es decir, diseñar un sumador completo de 1 bit y conectarlos adecuadamente para crear un sumador de 3 bits.
- b. Comprobar mediante simulación el correcto funcionamiento del sumador.
- c. Diseñar el módulo complementador. Conectar adecuadamente este módulo con el sumador anteriormente creado para crear el núcleo del sumador-restador. Simular este conjunto.
- d. Diseñar el módulo multiplexor 2 a 1 de 3 bits. El diseño se realizará implementando un multiplexor 2 a 1 de 1 bit y conectando de manera conveniente 3 bloques idénticos. Simularlo.
- e. Añadir dos módulos multiplexores 2 a 1 de 3 bits atacando las entradas al conjunto. De esta manera se agrupan todos los bloques y se realiza la simulación del sistema digital global.
- f. Una vez depurado el funcionamiento a través de la simulación global del sistema, sintetizarlo en la FPGA. Asignar los pines de entrada/salida a los interruptores y leds teniendo en cuenta si la FPGA a usar es una Spartan 2 o Spartan 3. Consultar la *Starter Kit Board User Guide* para la asignación de pines (www.digilentinc.com).
- g. Comprobar la correcta síntesis del diseño en la FPGA realizando diversas operaciones con distintos operandos.

Switches and LEDs

Slide Switches

The Spartan-3 Starter Kit board has eight slide switches, indicated as 11 in Figure 1-2. The switches are located along the lower edge of the board, toward the right edge. The switches are labeled SW7 through SW0. Switch SW7 is the left-most switch, and SW0 is the rightmost switch. The switches connect to an associated FPGA pin, as shown in Table 4-1. A detailed schematic appears in Figure A-2.

Table 4-1: **Slider Switch Connections**

Switch	SW7	SW6	SW5	SW4	SW3	SW2	SW1	SW0
FPGA Pin	K13	K14	J13	J14	H13	H14	G12	F12

Push Button Switches

The Spartan-3 Starter Kit board has four momentary-contact push button switches, indicated as 13 in Figure 1-2. These push buttons are located along the lower edge of the board, toward the right edge. The switches are labeled BTN3 through BTN0. Push button switch BTN3 is the left-most switch, BTN0 the right-most switch. The push button switches connect to an associated FPGA pin, as shown in Table 4-2. A detailed schematic appears in Figure A-2.

Table 4-2: **Push Button Switch Connections**

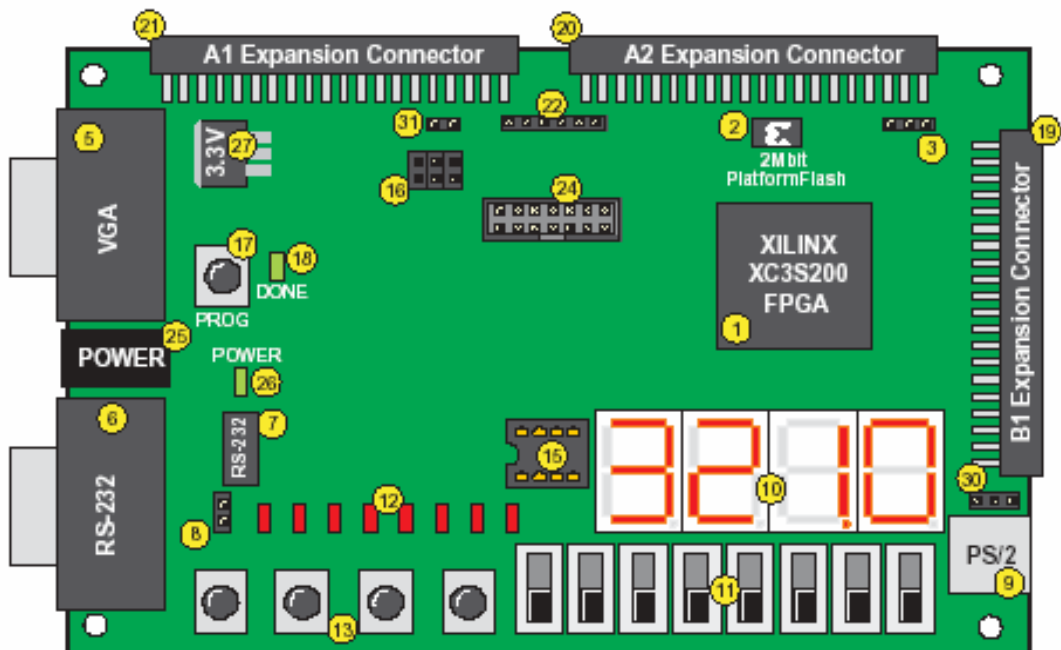
Push Button	BTN3	BTN2	BTN1	BTN0
FPGA Pin	L14	L13	M14	M13

LEDs

The Spartan-3 Starter Kit board has eight individual surface-mount LEDs located above the push button switches, indicated by 12 in Figure 1-2. The LEDs are labeled LED7 through LED0. LED7 is the left-most LED, LED0 the right-most LED. Table 4-3 shows the FPGA connections to the LEDs.

Table 4-3: **LED Connections to the Spartan-3 FPGA**

LED	LD7	LD6	LD5	LD4	LD3	LD2	LD1	LD0
FPGA Pin	P11	P12	N12	P13	N14	L12	P14	K12



ug130_c1_02_042704

Figure 1-2: Xilinx Spartan-3 Starter Kit Board (Top Side)